

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-311432

(43)Date of publication of application : 04.11.1994

(51)Int.Cl.

H04N 5/335
H01L 27/148

(21)Application number : 05-114210

(71)Applicant : OLYMPUS OPTICAL CO LTD

(22)Date of filing : 19.04.1993

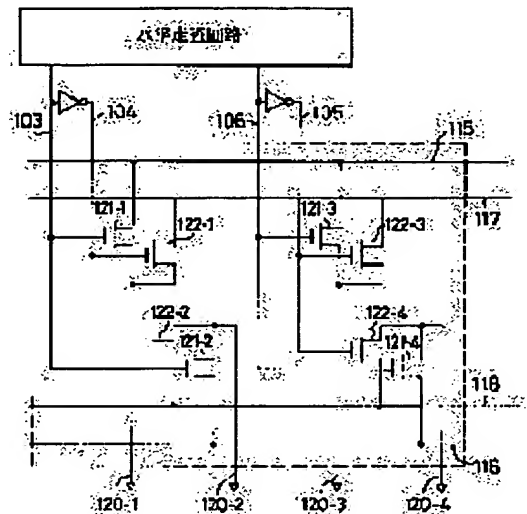
(72)Inventor : TAKAYANAGI ISAO

(54) SOLID-STATE IMAGE PICKUP DEVICE

(57)Abstract:

PURPOSE: To reduce a picture element pitch in a solid-state image pickup device where a switch for horizontal selection and a reset switch are provided in a signal reading part.

CONSTITUTION: Vertical source selection lines 120-1,...120-4 connected commonly to the CMD picture elements in the vertical direction of CMD elements arrayed in a matrix state are provided, and the vertical source selection lines 120-1,...120-4 are connected with signal reading lines 115 and 116 which are different alternately every array via switches for horizontal selection 121-1, 121-2,...121-4. The vertical source selection lines 120-1,...120-4 are connected to different reset lines 117 and 118 which are provided independently corresponding to the signal reading lines 115 and 116 alternately every array via reset switches 122-1,...122-4 at the time of a non-selection.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-311432

(43)公開日 平成6年(1994)11月4日

(51)Int.Cl.⁵

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 N 5/335

H 0 1 L 27/148

7210-4M

H 0 1 L 27/ 14

B

審査請求 未請求 請求項の数 6 F D (全 6 頁)

(21)出願番号 特願平5-114210

(22)出願日 平成5年(1993)4月19日

(71)出願人 000000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(72)発明者 高柳 功

東京都渋谷区幡ヶ谷2丁目43番2号 オリ

ンパス光学工業株式会社内

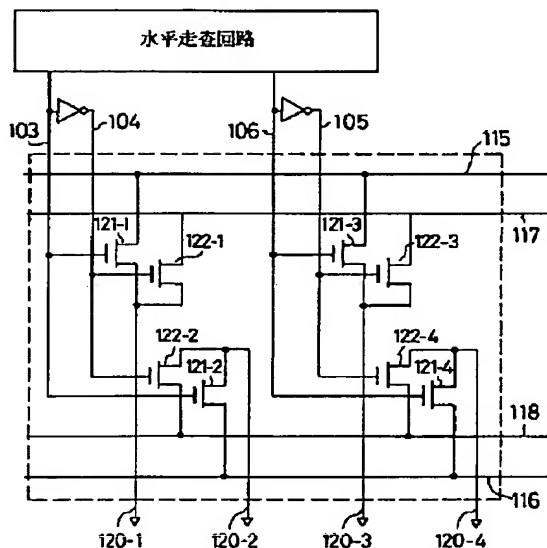
(74)代理人 弁理士 最上 健治

(54)【発明の名称】 固体撮像装置

(57)【要約】

【目的】 信号読み出し部に水平選択用スイッチ及びリセットスイッチを備えた固体撮像装置において、画素ピッチの縮小化を図る。

【構成】 マトリクス状に配列されたCMD画素の垂直方向のCMD画素に共通に接続した垂直ソース選択線120-1, … 120-4 を設け、該垂直ソース選択線120-1, … 120-4 を、水平選択用スイッチ121-1, 121-2, … 121-4 を介して、1列毎に交互に異なる信号読み出し線115, 116 に接続する。また垂直ソース選択線120-1, … 120-4 を、非選択時にリセットスイッチ122-1, … 122-4を介して、1列毎に交互に、信号読み出し線115, 116 に対応して独立して設けた異なるリセット線117, 118 に接続する。



103, 104, 105, 106: ポリシリコン
115, 116: 信号読み出し線
117, 118: リセット線
120-1 ~ 120-4: 垂直ソース選択線
121-1 ~ 121-4: 水平選択用スイッチ
122-1 ~ 122-4: リセットスイッチ

【特許請求の範囲】

【請求項1】 マトリクス状に配列された画素と、水平方向に配列された画素に共通に接続された行選択線と、垂直方向に配列された画素に共通に接続された垂直ソース選択線と、複数の画素信号を同時に並列的に出力させるための複数の信号読み出し線と、垂直ソース選択線と信号読み出し線とを接続するための選択スイッチと、該選択スイッチと並列に、非選択時の垂直ソース選択線の電位を固定するためのリセット線に接続されたリセットスイッチとを有する固体撮像装置において、前記複数の信号読み出し線それぞれに対し独立したリセット線を設けたことを特徴とする固体撮像装置。

【請求項2】 前記複数のリセット線は、独立に電位が設定されていることを特徴とする請求項1記載の固体撮像装置。

【請求項3】 前記複数の信号読み出し線に接続する選択スイッチと前記複数のリセット線に接続するリセットスイッチを構成する各MOSFETを、半導体基板に形成されたウェル領域内に互いに電気的に絶縁されて設けた複数の活性領域に、信号読み出し線及びリセット線毎に独立に配置させたことを特徴とする請求項1又は2記載の固体撮像装置。

【請求項4】 前記複数の活性領域に形成される前記ウェル領域は、前記複数の活性領域毎に独立に且つ電気的に絶縁させて形成されていることを特徴とする請求項3記載の固体撮像装置。

【請求項5】 前記複数のウェルは、独立に電位が設定されていることを特徴とする請求項4記載の固体撮像装置。

【請求項6】 前記画素として、SIT、AMI、CMD、BASIS、FGA等の増幅型固体撮像素子を用いたことを特徴とする請求項1～5のいずれか1項に記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、固体撮像装置、特にX-Yアドレス型固体撮像装置のアドレス選択スイッチ部の改良に関する。

【0002】

【従来の技術】 従来、固体撮像装置としては、MOS型撮像装置や、SIT、CMD、AMI等に代表される増幅型撮像装置など種々のタイプの固体撮像装置が知られている。これらの固体撮像装置の信号読み出し手段の1つとして、選択スイッチを介したX-Yアドレス方式がある。次に、X-Yアドレス方式の読み出し手段を用いた固体撮像装置について説明する。図4は、X-Yアドレス型の固体撮像装置の構成例として、CMD素子を画素として用いた固体撮像装置の構成例を示したものである。図4において、21は受光部で、CMD素子を光電変換素子として用いる画素22-11、22-12、…、22-44を

マトリクス状（この構成例では、説明を簡単にするために、4×4のマトリクス状の配列を例示している。）に配列して構成している。そして該受光部21の周辺に、垂直走査回路23、水平走査回路24及び読み出し回路を設けて固体撮像装置を構成している。

【0003】 この構成例では、受光部21に対して2本の信号読み出し線25、26が設けられており、垂直ソース選択線27-1、27-2、…、27-4は、それぞれ水平選択用スイッチ28-1、28-2、…、28-4を介して、1列毎に交互に異なる信号読み出し線25、26に接続されている。またリセットスイッチ30-1、30-2、…、30-4は、それぞれ非選択時に垂直ソース選択線27-1、27-2、…、27-4をリセット線31に接続して接地するようになっている。

【0004】 そして、垂直走査回路23からは、ゲート選択線29-1、29-2、…、29-4を介して、非選択時には各画素を構成するCMD素子の電流をカットオフするレベルを出力し、また選択時には入射光量に応じたソース電流が流れる読み出しレベルを出力するようになっている。それにより、垂直走査回路23で選択されたゲート選択線につながる画素の内、水平走査回路24で選択された2つの列の画素のソース電流が、信号読み出し線25、26を通して読み出されるようになっている。

【0005】 図5は、水平選択用スイッチ28-1、28-2、…、28-4、及びリセットスイッチ30-1、30-2、…、30-4のレイアウト例を示したものであり、図6は、図5のA-A'間の断面図を示したものである。次に図5及び図6を用いて、水平選択用スイッチ28-1、28-2、…、28-4、及びリセットスイッチ30-1、30-2、…、30-4のレイアウト並びにプロセスフローについて説明する。まず、n型基板上に形成したp型のウェル200上に、絶縁膜214を介してポリシリコン206、207、208、209、210、211を形成し、ポリシリコン206、207、208、209、210、211に対して反転自己整合的に、活性領域201にn⁺領域213を形成する。これにより活性領域201内の、ポリシリコン206、207、208、209、210、211に覆われていない部分には、n⁺領域213が形成される。層間絶縁膜212を全体に形成した後、コンタクト202-1、202-2、…、202-4、203-1、203-2、204、205-1、205-2の部分の層間絶縁膜212を除去する。その後、アルミニウム等による金属配線を施すことによって、垂直ソース選択線27-1、27-2、…、27-4、信号読み出し線25、26及びリセット線31が形成される。

【0006】 このような構造のレイアウトにより、各水平選択用スイッチ及び各リセットスイッチは、それぞれ次のような部材で構成されるNMOSFETに対応する。すなわち図4における水平選択用スイッチ28-1は、コンタクト202-1、ポリシリコン206、コンタクト203-1で構成されるNMOSFETに対応し、水平選択用スイッチ28-2は、コンタクト202-2、ポリシリコン208、コンタクト204で構成されるNMOSFETに対応す

る。また水平選択用スイッチ28-3は、コンタクト202-3、ポリシリコン211、コンタクト203-2で構成されるNMOSFETに対応し、水平選択用スイッチ28-4は、コンタクト202-4、ポリシリコン209、コンタクト204で構成されるNMOSFETに対応する。リセットスイッチ30-1は、コンタクト202-1、ポリシリコン207、コンタクト205-1で構成されるNMOSFETに対応し、リセットスイッチ30-2は、コンタクト202-2、ポリシリコン207、コンタクト205-1で構成されるNMOSFETに対応する。またリセットスイッチ30-3は、コンタクト202-3、ポリシリコン210、コンタクト205-2で構成されるNMOSFETに対応し、リセットスイッチ30-4は、コンタクト202-4、ポリシリコン210、コンタクト205-2で構成されるNMOSFETに対応する。ちなみに、このレイアウトにおいては、垂直ソース選択線27-3と27-4の位置を入れ替えることによって、信号読み出し線とリセット線に接続するコンタクトの数を削減している。

【0007】このように構成された固体撮像装置においては、2つの列の読み出しを同時に並列に行うことによって、水平走査回路24の駆動周波数が映像信号データレートの1/2に抑えることが可能になると共に、水平走査回路24のピッチが画素の水平ピッチの1/2になり、水平走査回路24のレイアウトの簡略化が可能になる。

【0008】

【発明が解決しようとする課題】しかしながら、上記構成のX-Yアドレス型固体撮像装置においては、水平選択用スイッチ及びリセットスイッチは、1画素のピッチ内に空間的に並列に設ける必要がある。したがって図5に示したように、1画素ピッチの中に少なくとも2本のゲート配線が必要となり、実際にはこのゲート配線部分が画素ピッチの最小ピッチを制限している。したがって、水平走査回路の簡略化はできるものの、固体撮像装置の水平方向の画素ピッチの縮小化を図ることはできないという問題点があった。

【0009】本発明は、従来のX-Yアドレス型固体撮像装置における上記問題点を解消するためになされたもので、画素ピッチの縮小化を図ることの可能な水平選択用スイッチ及びリセットスイッチを有する固体撮像装置を提供することを目的とする。

【0010】

【課題を解決するための手段及び作用】上記問題点を解決するため、本発明は、マトリクス状に配列された画素と、水平方向に配列された画素に共通に接続された行選択線と、垂直方向に配列された画素に共通に接続された垂直ソース選択線と、複数の画素信号を同時に並列的に出力させるための複数の信号読み出し線と、垂直ソース選択線と信号読み出し線とを接続するための選択スイッチと、該選択スイッチと並列に、非選択時の垂直ソース選択線の電位を固定するためのリセット線に接続された

リセットスイッチとを有する固体撮像装置において、前記複数の信号読み出し線それぞれに対し独立したリセット線を設けて構成するものである。

【0011】このように構成した固体撮像装置においては、各信号読み出し線及びリセット線毎に独立に水平選択用スイッチ及びリセットスイッチを対応させることができるため、異なった信号読み出し線の水平選択用スイッチ及び異なったリセット線のリセットスイッチは垂直方向に分離することが可能になり、それにより水平方向の集積度を向上させることが可能になって、画素ピッチの縮小化を図ることができる。

【0012】

【実施例】次に実施例について説明する。図1は、本発明に係る固体撮像装置の1実施例における水平選択用スイッチ及びリセットスイッチ部分の構成を示す回路構成図である。なお、CMD画素からなる受光部及び垂直走査回路の構成は、図4に示した従来例と同様なので、図示を省略する。図2は、図1の点線で囲った部分のレイアウト例を図示したものであり、図3は、図2のB-B'間の断面図を模式的に示したものである。なお図1～図3において、対応する部分には同一の符号を付して示している。

【0013】まず図1に基づいて、水平選択用スイッチ及びリセットスイッチ部分の構成について説明する。この実施例では、2本の信号読み出し線115、116が設けられており、垂直ソース選択線120-1、120-2、…120-4は、それぞれ水平選択用スイッチ121-1、121-2、…121-4を介して、1列毎に交互に異なる信号読み出し線115、116に接続されている。またリセットスイッチ122-1、122-2、…122-4は、それぞれ非選択時に、垂直ソース選択線120-1、120-2、…120-4を、1列毎に交互に異なるリセット線117、118を介して接地するようになっている。

【0014】次に、本実施例における水平選択用スイッチ及びリセットスイッチのレイアウト及びプロセスフローについて、図2及び図3を用いて説明する。n型基板上に形成したp型のウエル100上に、絶縁膜を介してポリシリコン103、104、105、106を形成し、ポリシリコン103、104、105、106に対して反転自己整合的に、活性領域101及び102にn⁺領域を形成する。これにより活性領域101、102内の、ポリシリコン103、104、105、106に覆われていない部分に、n⁺領域が形成される。第1の層間絶縁膜130を全体に形成した後、コンタクト111-1、111-2、112-1、112-2、113、114の第1の層間絶縁膜130を除去する。その後アルミニウム等による第1の金属配線を施すことによって、信号読み出し線115、116、リセット線117、118が形成される。更に第2の層間絶縁膜131を全体に形成した後、コンタクト119-1、119-2、…119-4の第1及び第2の層間絶縁膜130及び131を除去する。その後アルミニ

ウム等による第2の金属配線を施すことによって、垂直ソース選択線120-1, 120-2, … 120-4 が形成される。このとき、第2の金属配線で直接に n^+ 領域とのコンタクトを形成することが困難な場合は、中間に第1の金属配線を介することで解決される。

【0015】このような構成のレイアウトにより、各水平選択用スイッチ及び各リセットスイッチは、それぞれ次のような部材で構成されたNMOSFETに対応する。すなわち図1における水平選択用スイッチ121-1は、コンタクト119-1, ポリシリコン103, コンタクト111-1で構成されるNMOSFETに対応し、水平選択用スイッチ121-2は、コンタクト119-2, ポリシリコン103, コンタクト112-1で構成されるNMOSFETに対応する。また水平選択用スイッチ121-3は、コンタクト119-3, ポリシリコン106, コンタクト111-2で構成されるNMOSFETに対応し、水平選択用スイッチ121-4は、コンタクト119-4, ポリシリコン106, コンタクト112-2で構成されるNMOSFETに対応する。リセットスイッチ122-1は、コンタクト119-1, ポリシリコン104, コンタクト113で構成されるNMOSFETに対応し、リセットスイッチ122-2は、コンタクト119-2, ポリシリコン104, コンタクト114で構成されるNMOSFETに対応する。またリセットスイッチ122-3は、コンタクト119-3, ポリシリコン105, コンタクト113で構成されるNMOSFETに対応し、リセットスイッチ122-4は、コンタクト119-4, ポリシリコン105, コンタクト114で構成されるNMOSFETに対応する。

【0016】以上のように、本実施例によれば、2本の信号読み出し線115, 116に対し、それぞれ独立の活性領域101, 102とリセット線117, 118を設け、信号読み出し線115, 116及びリセット線117, 118と垂直ソース選択線120-1, … 120-4とを接続するスイッチ群121-1, … 121-4, 122-1, … 122-4を、各信号読み出し線及び各リセット線と垂直方向に独立に構成することにより、水平方向の1画素のピッチ内にレイアウトするMOSFETからなるスイッチの数を1つとすることが可能となる。

【0017】更に、2本の信号読み出し線に対し、それぞれ独立にリセット線を設けているため、2本の信号読み出し線のばらつき成分を、それぞれのリセット線に印加する電圧を変えることによって補正をすることも可能になる。また各信号読み出し線及びリセット線に対応する各活性領域に存在するウエルを電氣的に分離し、各ウ

エルに印加するMOSFETの基板電圧を変えることによって、2本の信号読み出し線のばらつき成分を補正することも可能になる。

【0018】上記実施例では、本発明をCMDを画素として用いた固体撮像装置に適用したものを示したが、本発明は、これのみに限られるものではなく、SIT, AMI, BASIS, FGA等の増幅型撮像素子を用いた固体撮像装置を始め、MOS型固体撮像装置や、フォトダイオードアレイ等にも適用できることは明らかである。

【0019】

【発明の効果】以上実施例に基づいて説明したように、本発明によれば、複数の信号読み出し線に対し、それぞれ独立にリセット線を設けたので、信号読み出し線及びリセット線と垂直ソース選択線とを接続する選択スイッチ及びリセットスイッチを、各信号読み出し線及びリセット線に対して空間的に独立に構成することができ、これにより1画素のピッチの間にレイアウトする選択スイッチあるいはリセットスイッチの数を削減することが可能となり、水平方向の画素ピッチの縮小化を図ることができる。

【図面の簡単な説明】

【図1】本発明に係る固体撮像装置の第1実施例の水平選択用スイッチ及びリセットスイッチ部分を示す回路構成図である。

【図2】図1に示したスイッチ部分のレイアウト例を示す図である。

【図3】図2のB-B'線に沿った断面を示す図である。

【図4】従来のCMDを画素として用いた固体撮像装置の構成例を示す回路構成図である。

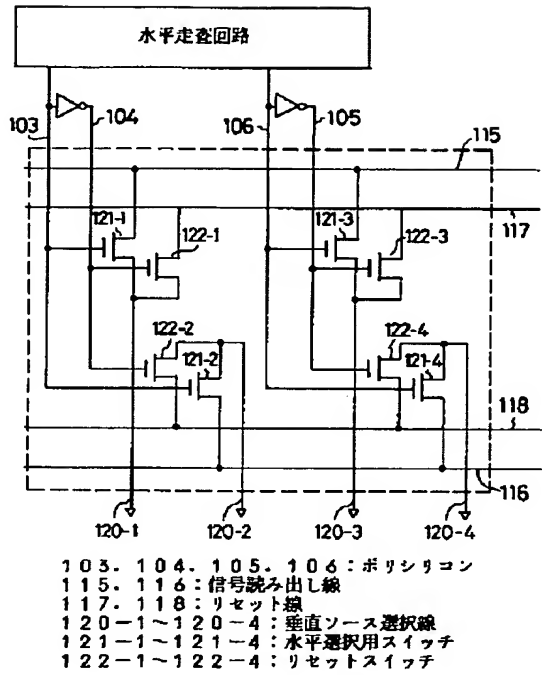
【図5】図4に示した水平選択用スイッチ及びリセットスイッチ部分のレイアウト例を示す図である。

【図6】図5のA-A'線に沿った断面を示す図である。

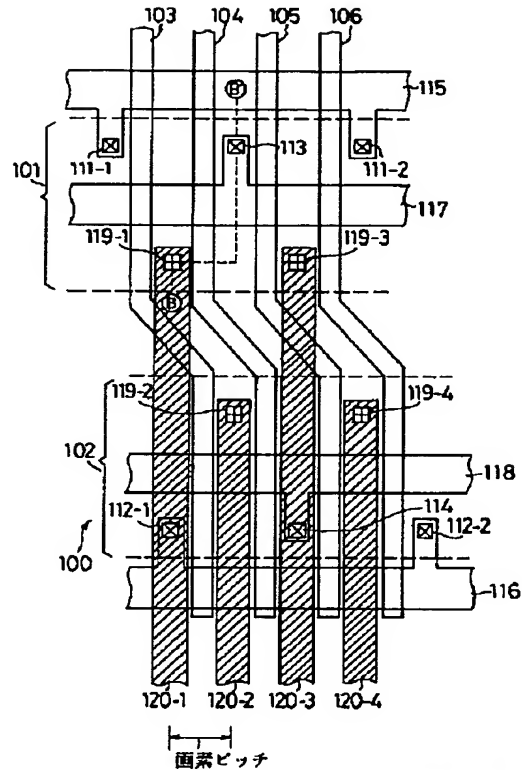
【符号の説明】

100 ウエル
101, 102 活性領域
103, 104, 105, 106 ポリシリコン
115, 116 信号読み出し線
117, 118 リセット線
120-1 ~120-4 垂直ソース選択線
121-1 ~121-4 水平選択用スイッチ
122-1 ~122-4 リセットスイッチ

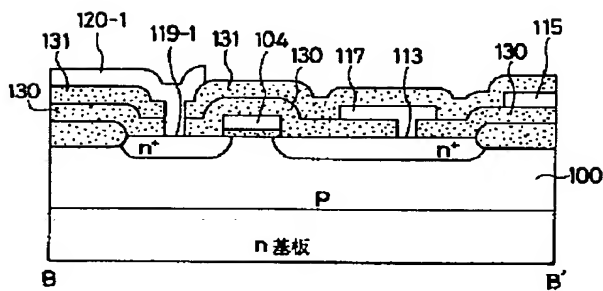
【図1】



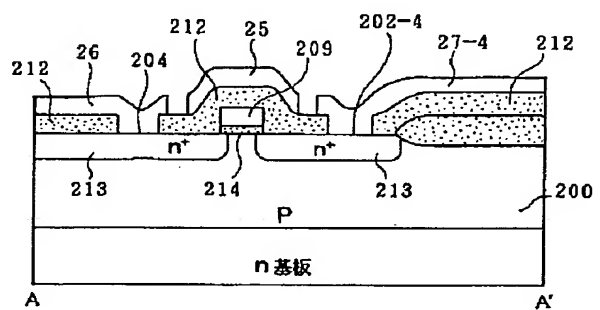
【図2】



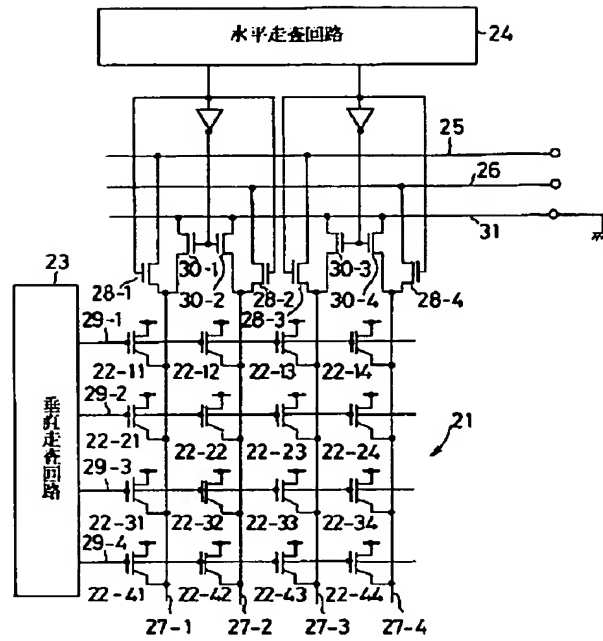
【図3】



【図6】



【図4】



21 : 受光部
 25、26 : 信号読み出し線
 31 : リセット線

【図5】

